

KOREAN PATENT ABSTRACTS

(11)Publication number: **100271132 B1**
(43)Date of publication of application: **10.08.2000**

(21)Application number: **1019980012927**
(22)Date of filing: **10.04.1998**

(71)Applicant: **LG ELECTRONICS INC.**
(72)Inventor: **MUN, SEONG HAK**

(51)Int. Cl **G09G 3/00**

(54) **APPARATUS FOR PROTECTING SCREEN AND DRIVING THEREOF FOR PLASMA DISPLAY PANEL**

(57) Abstract:

PURPOSE: An apparatus for protecting a screen and driving thereof for a PDP(plasma display panel) is provided to be capable of preventing the life shortening of the PDP due to the aging of pixels and the degradation of operational performance generated in accordance with the long term display of a still image. CONSTITUTION: A plurality of pixels are arrayed in a matrix format on the PDP(2). First/second address drivers(4,4) are connected to an address electrode of the PDP(2). An IC drive/y sustain driver(6) is connected to a y sustain electrode of the PDP(2). A z sustain driver(8) is connected to a z sustain electrode of the PDP. A memory controller(12) is connected to a memory(16), which is commonly connected to the first/second address drivers(4,4). A signal sensing and control part(10) is commonly connected to the memory controller(12) and the IC drive/y sustain driver(6). A timing controller(14) is commonly connected to the memory controller(12), the IC drive/y sustain driver(6) and the z sustain driver(8).

COPYRIGHT 2001 KIPO

Legal Status

Date of request for an examination (19980410)
Notification date of refusal decision (00000000)
Final disposal of an application (registration)
Date of final disposal of an application (20000714)
Patent registration number (1002711320000)
Date of registration (20000810)
Number of opposition against the grant of a patent ()
Date of opposition against the grant of a patent (00000000)
Number of trial against decision to refuse ()
Date of requesting trial against decision to refuse ()

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.⁷
G09G 3/00

(45) 공고일자 2000년11월01일
(11) 등록번호 10-0271132
(24) 등록일자 2000년08월10일

(21) 출원번호 10-1998-0012927
(22) 출원일자 1998년04월10일

(65) 공개번호 특1999-0080001
(43) 공개일자 1999년11월05일

(73) 특허권자 엘지전자주식회사 구자홍
서울특별시 영등포구 여의도동 20번지
(72) 발명자 문성학
경기도 군포시 산본2동 개나리아파트 1325동 102호
(74) 대리인 김영호

심사관 : 이상목

(54) 플라즈마 디스플레이 패널용 화면 보호 및 그 구동장치

명세서

도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 플라즈마 디스플레이 패널용 화면 보호 및 그 구동장치를 나타내는 블록도.

도 2는 도 1에 도시된 신호감지 및 제어부에 의해 입력되는 영상신호에 따라 휘도레벨을 단계적으로 낮추는 제어방법을 나타내는 타이밍도.

도 3은 도 1에 도시된 신호감지 및 제어부에 의해 입력되는 영상신호에 따라 휘도레벨을 단계적으로 높이는 제어방법을 나타내는 타이밍도.

<도면의 주요부분에 대한 부호의 설명>

2 : 플라즈마 디스플레이 패널(PDP) 4,4' : 어드레스 구동부
6 : 집적회로 및 y 서스테인 구동부 8 : z 서스테인 구동부
10 : 신호감지 및 제어부 12 : 메모리 제어부
14 : 타이밍 제어부 16 : 메모리

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 플라즈마 디스플레이 패널(PDP)과 같은 평판 표시장치에 관한 것으로, 특히 플라즈마 디스플레이 패널(PDP)에 있어서, 정지화상이 장시간 표시될 때 화상이 표시되는 패널을 보호하도록 한 화면 보호 및 그 구동 장치에 관한 것이다.

플라즈마 디스플레이 패널(Plasma Display Panel : 이하 "PDP"라 함)은 He+Xe 또는 Ne+Xe 가스의 방전시 발생하는 147nm의 자외선이 형광체를 여기시켜 발생하는 빛을 이용하여 문자 또는 그래픽을 표시하는 디스플레이로서 박막화와 대형화가 용이할 뿐만 아니라 최근의 기술 개발에 힘입어 화질이 크게 향상되고 코스트가 경쟁력을 갖게 됨에 따라 차세대 디스플레이로서 주목을 받고 있다. 이러한 PDP의 표시패널에는 정지화상 또는 동화상의 영상신호가 공급된다. 정지화상을 장시간 표시하는 경우, 표시패널의 수명을 단축시키고 사용자의 시각적인 불편을 초래하게 된다. 이를 상세히 하면, 화면의 휘도(Brightness)가 필요이상으로 밝거나 동일한 화면이 연속적으로 표시될 때, 혹은 정지화상에서 동일한 형태의 영상신호가 재차 입력될 때에는 특정화소들의 노화, 전극손실 및 소비전력 증가에 따른 구동특성의 저하를 초래하기 때문에 표시패널의 수명이 그 만큼 단축된다. 또한, 정지화상이 장시간 표시되고 이어 입력되는 동화상의 영상신호가 표시패널에 표시되면 이전 시간 표시된 정지화상이 노이즈나 이전 화상이 남게되어 현재 표시되는 동화상의 표시품질을 현저히 떨어 뜨리는 문제점이 나타난다.

발명이 이루고자하는 기술적 과제

따라서, 본 발명의 목적은 정지화상이 장시간 표시됨에 따라 발생하는 화소들의 노화와 구동특성의 저하에 의한 표시패널의 수명단축을 방지하도록 한 PDP용 화면 보호 및 그 구동 장치를 제공하는데 있다.

본 발명의 다른 목적은 정지화상이 장시간 표시됨에 따라 발생하는 잔상 등에 의한 표시품질의 저하를 방지하도록 한 PDP용 화면 보호 및 그 구동장치를 제공하는데 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명에 따른 PDP용 화면 보호 및 그 구동장치는 서스테인 전극라인들과 어드레스 전극라인들의 교차부에 형성된 화소셀들이 매트릭스 형태로 배열되어진 표시 패널과, 표시 패널에 표시할 비디오 신호를 비트별로 분리하는 메모리 제어부와, 메모리 제어부로부터 받은 비디오 신호를 일시저장하여 맵핑하는 메모리부와, 메모리에 맵핑된 비디오신호에 의해 표시할 화소를 선택하여 어드레스 방전을 일으키기 위한 어드레스 구동부와, 선택된 화소의 표시를 유지하기 위하여 서스테인 방전을 일으키기 위한 서스테인 구동부와, 외부로부터 동기 신호와 메모리 제어부로부터 입력된 신호에 응답하여 메모리 및 서스테인 구동부에 필요한 타이밍 신호를 발생하는 타이밍 콘트롤러와, 입력된 비디오 신호를 판별하여 상기 표시패널의 휘도를 제어하는 제어수단을 구비한다.

상기 목적들 외에 본 발명의 다른 목적 및 잇점들은 첨부한 도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 본 발명의 실시예들을 첨부한 도 1 내지 도 3을 참조하여 상세히 설명하기로 한다.

도 1은 본 발명의 실시예에 따른 PDP용 화면 보호 및 그 구동장치를 나타낸다.

도 1의 구성에서, 본 발명의 PDP용 화면 보호 및 그 구동장치는 화소들이 매트릭스 형태로 배열되어진 PDP(2)와, PDP(2)의 어드레스 전극(X전극)에 접속된 제1 및 제2 어드레스 구동부(4, 4')와, PDP(2)의 y 서스테인 전극에 접속된 집적회로(Integrated Circuit : IC) 구동/y 서스테인 구동부(6)와, PDP(2)의 z 서스테인 전극에 접속된 z 서스테인 구동부(8)와, 제1 및 제2 어드레스 구동부(4, 4')에 공통으로 접속된 메모리(16)와, 메모리(16)에 접속된 메모리 제어부(12)와, 메모리 제어부(12)와 IC 구동/y 서스테인 구동부(6)에 공통으로 접속된 신호감지 및 제어부(10)와, 메모리 제어부(12), IC 구동/y 서스테인 구동부(6) 및 z 서스테인 구동부(8)에 공통으로 접속된 타이밍 제어부(14)를 구비한다.

메모리 제어부(12)는 외부로부터 입력되는 비디오 신호를 어드레스 방전시 필드별로 분리해서 메모리(16)와 신호감지 및 제어부(10)에 공통으로 공급한다. 메모리(16)는 메모리 제어부(12)로부터 입력되는 비트별 화상 데이터를 PDP(2)의 상측과 하측에서 화상 데이터를 주사할 때 주사전극(Y 전극)과 대향방전을 일으키도록 메모리 데이터를 맵핑(Mapping)시키게 된다. 제1 어드레스 구동부(4)는 자신에게 접속된 기수번째 어드레스 전극라인들에 해당 R, G, B 디지털 화상 데이터를 공급하고 제2 어드레스 구동부(4')는 우수번째 어드레스 전극라인들에 해당 R, G, B 디지털 화상 데이터를 공급한다. 타이밍 제어부(14)는 자신에게 입력되는 수평 동기신호(H)와 수직 동기신호(V)에 따라 PDP(2)의 주사전극 및 유지 전극을 구동하도록 타이밍 설정을 제어하게 된다. IC 구동/y 서스테인 구동부(6)와 z 서스테인 구동부(8)는 어드레스 기간(리셋 기간 포함) 중에 자신에게 접속된 Y 및 Z 서스테인 전극라인들에 소거 펄스, 라이팅 펄스(writing pulse) 및 소거 펄스를 순차적으로 공급하여 벽전하를 형성시킨 후, 순차적으로 스캔 펄스를 공급함과 아울러 서스테인 기간 중에 서스테인 펄스를 공급하여 화소셀들의 방전 및 발광을 유지시킨다. 신호감지 및 제어부(10)는 메모리 제어부(14)로부터 공급되는 필드별 비트 데이터의 양과 시간을 감지해서 이를 이전 입력된 영상신호와 비교하여 현재 PDP(2)에 표시되는 영상이 정지화상인지 또는 동화상인지를 판별한다. 이를 기초로 하여, 신호감지 및 제어부(10)는 시간과 PDP(2)의 상태에 따라 PDP(2)의 상태를 적절하게 제어하도록 IC 구동/y 서스테인 구동부(6)에 제어신호를 입력하여 제어하게 된다.

이러한 구성에 의한 본 발명에 따른 PDP용 화면 보호 및 그 구동장치의 동작을 도 2와 도 3의 타이밍도를 결부하여 설명하기로 한다. 비디오 신호가 입력되면 메모리 제어부(12)는 필드별 데이터를 비트별로 정렬한다. 메모리(16)는 필드별 비트 데이터를 주사 순서에 맞도록 재배열한다. 제1 및 제2 어드레스 구동부(4, 4')는 1~480 라인분의 영상 데이터를 입력 받아서 비트 데이터를 재배열한다. 즉, 최하위 필드의 비트 0(또는 7)을 480 라인에 주사하고 최상위 필드의 비트 7(또는 0)을 480 라인에 주사하고 다음은 비트 1, 계속해서 최상위 필드의 비트 7을 주사하면 한 화면(프레임)의 주사가 완료된다. PDP(2)의 주사 및 유지 전극라인들에서는 IC 구동/y 서스테인 구동부(6)와 z 서스테인 구동부(8)에 의해 어드레스 전극의 필드별 비트 데이터에 일치하도록 주사를 순차적으로 주사한 후 유지하게 된다. 이 때, 신호감지 및 제어부(10)는 PDP(2)의 상태를 감지하기 위하여 입력신호로서 이전시간에 입력된 데이터와 동일한 데이터가 연속적으로 공급되면 표시되는 화상이 정지화상이라고 판단한다. 입력신호가 정지화상으로 판단되면 신호감지 및 제어부(10)는 현재 표시되는 화상을 도 2에서 t1의 시간으로 설정된 소정 시간동안 현재의 휘도 B_H 를 유지하도록 하고 소정 시간 이상이 경과하게 되어 t2 기간에서 IC 구동/y 서스테인 구동부(6)를 제어하여 주사 및 유지 전극라인들에 공급되는 서스테인 펄스신호의 주파수를 낮추거나 펄스(pulse) 수를 감소시켜 휘도레벨을 B_H 에서 B_M 으로 강제적으로 낮추게 된다. 이와 달리, 신호감지 및 제어부(10)는 입력신호가 이전 시간에 입력된 데이터와 다른 데이터가 연속적으로 입력되면 현재 입력되는 영상신호를 동화상으로 판단하고 그 영상신호의 휘도레벨을 검출한다. 여기서, 신호 감지 및 제어부(10)는 영상신호의 휘도레벨을 매 프레임 단위로 검출하거나 특정의 한 프레임에서 검출할 수 있고 또한, 몇 개의 프레임에서 검출하여 소정레벨의 휘도 레벨 이상으로 영상 데이터가 입력되면 상기에서와 같은 방법으로 PDP(2)의 휘도를 강제적으로 낮추도록 IC 구동/y 서스테인 구동부(6)를 제어하게 된다. 입력되는 영상신호가 정지화상 또는 동화상 어느 것으로 판단되더라도 기준 휘도레벨 B_M 이하로 영상 데이터가 기준 시간(도 2에서 t3기간) 이상으로 지속되어 입력되는 경우, 신호 감지 및 제어부(10)는 비정상적인 상태로 인식하여 최소의 서스테인 펄스를 PDP(2)에 공급하도록 IC 구동/y 서스테인 구동부(6)를 제어한다. 그 결과, t5 기간에서 표시되는 화상이 최소의 휘도레벨 B_L 로 단계적으로 조정된다. 이 상태에서, 정상적인 동화상의 영상신호가 입력되거나 정지화상인 다른 데이터의 영상신호가 입력되면 도 3의 t2와 t4 기간에서 휘도레벨을 단계적으로 상향 조정($B_L \rightarrow B_M \rightarrow B_H$)하게 된다.

결과적으로, 본 발명에 따른 PDP용 화면 보호 및 그 구동 장치는 입력되는 영상 데이터가 정지화상 또는 동화상인가에 따라 또는 비정상적인 휘도레벨을 갖는 영상신호가 입력됨에 따라 소정 시간단위로 휘도레벨을 단계적으로 낮추어 화소셀들의 열화 및 노화를 방지하고 저전력으로 구동할 수 있게 된다. 또한,

이러한 제어방법에 의하여 이전 표시된 정지화상으로 인한 현재 입력되는 영상신호의 잔상 등을 방지할 수 있게 된다.

한편, 이와는 다른 방법으로 정지화상이 장시간 PDP(2)에 표시되어 이어서 입력되는 동화상 영상신호에 노이즈로 작용되는 경우 IC 구동/y 서스테인 구동부(6)와 z 서스테인 구동부(8)를 제어함으로써 고전위의 소거펄스를 PDP(2)에 인가하여 이전 표시된 정지화상으로 인한 노이즈를 방지할 수도 있다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 PDP용 화면 보호 및 그 구동장치는 입력되는 영상신호가 정지화상으로 또는 동화상으로 판단됨에 따라 적절한 화면 상태로 제어함으로써 불필요한 전력 소비를 방지함으로써 구동특성을 향상시키고 화소들의 노화를 방지할 수 있게 된다. 나아가, 본 발명에 따른 PDP용 화면 보호 및 그 구동장치는 정지화상이 장시간 표시됨에 따라 발생하는 잔상 등을 방지함으로써 표시품질을 향상시킬 수 있게 된다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여 져야만 할 것이다.

(57) 청구의 범위

청구항 1

서스테인 전극라인들과 어드레스 전극라인들의 교차부에 형성된 화소셀들이 매트릭스 형태로 배열되어진 표시 패널과,

상기 표시패널에 표시할 비디오 신호를 비트별로 분리하는 메모리 제어부와,

상기 메모리 제어부로부터받은 비디오신호를 일시정지하여 맵핑하는 메모리부와,

상기 메모리에 맵핑된 비디오신호에 의해 표시할 화소를 선택하여 어드레스 방전을 일으키기 위한 어드레스 구동부와,

상기 선택된 화소의 표시를 유지하기 위하여 서스테인 방전을 일으키기 위한 서스테인 구동부와,

외부로부터의 동기신호와 상기 메모리 제어부로부터 입력된 신호에 응답하여 상기 메모리 및 상기 서스테인 구동부에 필요한 타이밍 신호를 발생하는 타이밍 컨트롤러와,

상기 입력된 비디오 신호를 판별하여 상기 표시패널의 휘도를 제어하는 제어 수단을 구비하는 것을 특징으로 하는 플라스마 디스플레이 패널용 화면 보호 및 그 구동장치.

청구항 2

제 1 항에 있어서,

상기 제어수단은 상기 입력되는 비디오신호의 휘도값을 소정레벨 이상인지 판별하여 상기 소정레벨이상이면 상기 표시패널의 휘도를 낮추는 것을 특징으로 하는 플라스마 디스플레이 패널용 화면 보호 및 그 구동장치.

청구항 3

제 1 항에 있어서,

상기 제어수단은 상기 입력된 비디오 신호를 매 프레임 단위로 검출하여 동화상인지 정지화상인지를 판별하여 상기 표시패널의 휘도레벨을 제어하는 것을 특징으로 하는 플라스마 디스플레이 패널용 화면 보호 및 그 구동장치.

청구항 4

제 3 항에 있어서,

상기 제어수단은 입력된 비디오신호가 동화상이면 상기 영상신호의 휘도를 정상적인 휘도레벨로 유지시키며, 정지화상이 소정시간 이상 지속적으로 입력되면 상기 표시패널의 휘도레벨을 낮추는 것을 특징으로 하는 플라스마 디스플레이 패널용 화면 보호 및 그 구동장치.

청구항 5

제 1 항에 있어서,

상기 제어수단은 상기 서스테인 구동부를 제어하여 상기 표시패널의 휘도를 조절하는 것을 특징으로 하는 플라스마 디스플레이 패널용 화면 보호 및 그 구동장치.

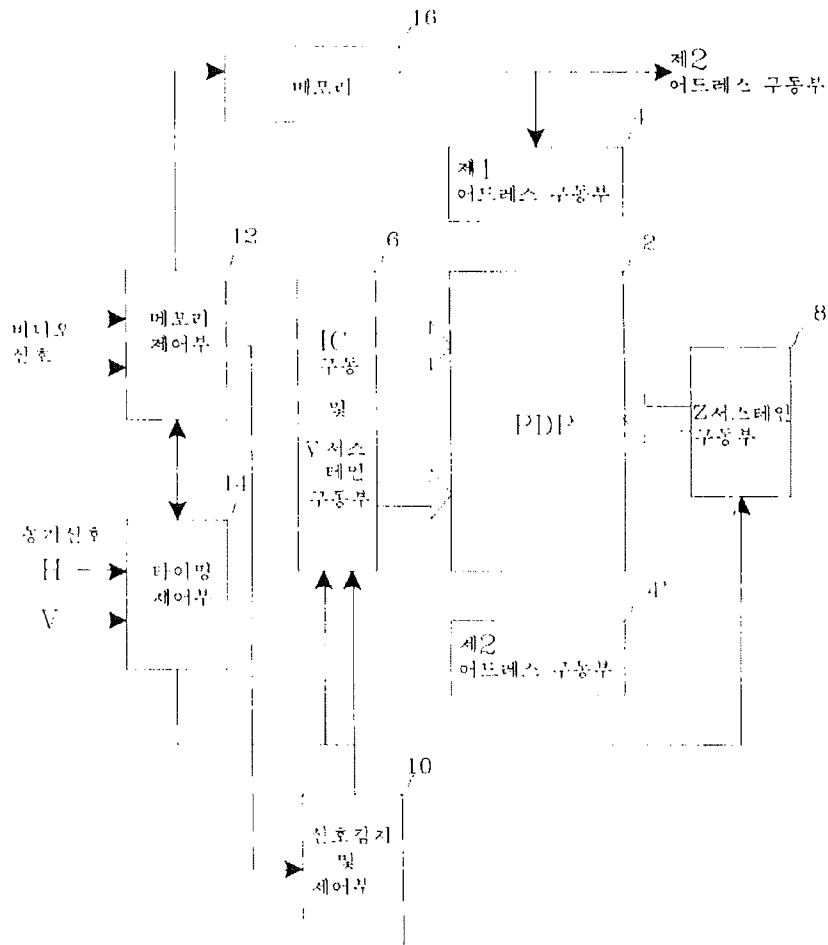
청구항 6

제 5 항에 있어서,

상기 제어수단은 상기 서스테인 구동부에서 발생하는 서스테인 펄스의 주파수를 조절하여 상기 표시패널의 휘도를 제어하는 것을 특징으로 하는 플라스마 디스플레이 패널용 화면 보호 및 그 구동장치.

도면

도면1



도면2

